

<b>Nombre de la Asignatura</b>	<b>Arquitectura de Computadoras</b>
<b>Créditos</b>	12 Créditos
<b>Objetivo de la Asignatura</b>	<p><b>Objetivos generales</b></p> <ul style="list-style-type: none"> <li>• Capacitar al estudiante para que maneje los conceptos básicos de la arquitectura de computadoras, partiendo de los bloques constructivos elementales del microprocesador, y presentando las opciones de diseño teóricas.</li> <li>• Capacitar al estudiante para que comprenda la arquitectura de sistemas y computadoras, tomando como base el modelo clásico de Von Neumann y estudiando implementaciones disponibles comercialmente, a través de una visión desde su lenguaje de máquina.</li> <li>• Introducir al estudiante en temas de arquitecturas avanzadas.</li> </ul> <p><b>Objetivos Particulares:</b></p> <ul style="list-style-type: none"> <li>• Que el estudiante adquiera los conocimientos en que se fundamenta la Arquitectura de Computadoras, como por ejemplo los sistemas de numeración.</li> <li>• Que el estudiante conozca los bloques básicos de construcción de sistemas combinatorios y secuenciales, los conceptos de memoria y máquina de estados que permiten la constitución de una máquina lógica universal.</li> <li>• Que el estudiante pueda diseñar rutinas de atención a los periféricos de un computador, con énfasis en eventos de tiempo real.</li> <li>• Que el estudiante conozca y comprenda ejemplos de implementaciones concretas de procesadores y computadoras que sean paradigmáticas en sus opciones de diseño, como ser ejemplos de computadoras CISC y RISC.</li> <li>• Que el estudiante conozca algunos aspectos avanzados de la arquitectura, tales como el pipeline, los sistemas de memoria caché, y los microprocesadores superescalares.</li> </ul>
<b>Metodología de enseñanza</b>	La asignatura es dictada a través de 5 horas de clases teóricas y 2 horas de clases prácticas semanales. También implica trabajos de monografía y/o laboratorio equivalentes a 1 hora semanal adicional.
<b>Temario</b>	<ul style="list-style-type: none"> <li>• Representación interna de datos y sistemas de numeración.</li> <li>• Funciones y compuertas lógicas.</li> <li>• Análisis y síntesis de sistemas lógicos combinatorios.</li> <li>• Elementos de memoria.</li> <li>• Máquina de estados.</li> <li>• Análisis y síntesis de sistemas lógicos secuenciales.</li> <li>• Arquitectura del computador Von Neuman y Harvard.</li> <li>• Diseño de microprocesadores.</li> <li>• Microprocesador: la unidad de control.</li> <li>• Microprocesador: memoria, buses, periféricos, controladores de E/S.</li> <li>• Interrupciones.</li> <li>• Microprocesador: pipeline y aspectos avanzados.</li> <li>• Arquitecturas comerciales: ejemplo de CISC/RISC.</li> </ul>

- Lenguaje de Máquina y Ensambladores.
- Programación de bajo nivel: estructuras de datos, pasaje de parámetros, recursividad.
- Jerarquía de memoria.
- Microprocesadores superescalares.

### **Bibliografía**

Computer Organization and Architecture: Designing for Performance, 8/E. William Stallings, Prentice Hall, 2010. ISBN-10: 0136073735, ISBN-13: 9780136073734.

Structured Computer Organization, 5/E. Andrew S. Tanenbaum, Prentice Hall, 2006. ISBN-10: 0131485210, ISBN-13: 9780131485211.

Computer System Architecture, 3/E. M. Morris Mano, Prentice Hall, 1993. ISBN-10: 0131755633, ISBN-13: 9780131755635.

Notas del curso.

### **Conocimientos previos recomendados**

La asignatura requiere de conocimientos básicos de lógica y programación, así como de la terminología habitual en informática. Se requiere que el estudiante posea conocimientos previos que le permitan entender y elaborar modelos de la realidad.

### **Anexo:**

#### **Cronograma tentativo**

- Introducción (2.5hs)
- Códigos y Errores, Representación Interna de Datos, Álgebra de Boole (10hs)
- Circuitos Combinatorios, Memorias ROMs (3.75hs)
- Flip Flops, Contadores (2.5hs)
- Memoria RAM (1.25hs)
- Maquinas de Estado (2.5hs)
- Circuitos Secuenciales (5hs)
- Arquitectura von Neumann / Harvard (2.5hs)
- Introducción a Procesadores, Ciclos de instrucción, Interrupciones, Buses y Entrada/Salida (2.5hs)
- Registros, Modos de direccionamiento, Formato de datos (2.5hs)
- Unidad de control, control cableado y microprogramado (2.5hs)
- Interrupciones, Ejemplos (7.5hs)
- Pipeline. Hazards. Predicción de saltos (2.5hs)
- Arq. Ejemplo (7.5hs)
- Jerarquía de memoria (2.5hs)
- Superescalares (2.5hs)

<b>Modalidad del curso y procedimiento de evaluación</b>	<p>La asignatura se evaluará por medio de trabajos de laboratorio y/o monografías de carácter eliminatorio (al menos un trabajo y/o monografía) y pruebas parciales (al menos una).</p> <p>Se presenta a continuación el esquema de evaluación:</p> <ul style="list-style-type: none"> <li>• Ganancia del derecho a examen: El estudiante debe aprobar los trabajos de laboratorio y/o monografías de carácter eliminatorio, y alcanzar el 25% del puntaje de las pruebas parciales.</li> <li>• Exoneración parcial: El estudiante debe aprobar los trabajos de laboratorio y/o monografías de carácter eliminatorio y alcanzar el 60% del puntaje de las pruebas parciales. De esta forma el estudiante exonerará parcialmente el examen dentro del período comprendido entre la aprobación del curso y el dictado de un nuevo curso el año siguiente. En la práctica, el estudiante que obtenga la exoneración parcial podrá aprobar el examen realizando solamente ejercicios prácticos.</li> </ul>
<b>Materia</b>	Arquitectura, Sistemas Operativos y Redes de Computadoras.
<b>Previaturas</b>	Las previas son: Cálculo 1 (examen-curso), Matemática Discreta 1 (curso-curso), Lógica (curso-curso), Programación 1 (examen-curso), Programación 2 (curso-curso).
<b>Cupo</b>	No tiene.

**Esta asignatura no adhiere a resolución del consejo sobre condición de libre**

APROB. RES. CONSEJO DE FAC. ING.

de fecha 14.7.11 Exp. 060120-001928-11